

# WSCAD 2006

## 7º Workshop em Sistemas Computacionais de Alto Desempenho

17 a 20 de outubro de 2006

Ouro Preto, Minas Gerais, Brasil

[www.sbc.org.br/wscad](http://www.sbc.org.br/wscad)

### PROGRAMA PRELIMINAR

	17/out	18/out	19/out	20/out
8:00	Tutoriais Workshops			
8:30		Sessão Técnica 1	Sessão Técnica 4	Sessão Técnica 6
9:00				
9:30				
10:00				
10:30		Sessão Técnica 2	Sessão Resumos Estendidos de IC	Palestra SBAC 3
11:00				Encerramento
11:30				
12:00		Mini-curso B (parte 1)		
12:30				
13:00				
13:30				
14:00	Tutoriais Workshops	Sessão Técnica 3	Sessão Técnica 5	
14:30				
15:00				
15:30		Palestra SBAC 1	Palestra SBAC 2	
16:00	Mini-cursos A e C	Reunião: Comitê de Programa		
16:30		Mini-curso B (parte 2)		
17:00				
17:30				
18:00				
18:30			Reunião SBAC-PAD	
19:00		Abertura		
19:30				
20:00			Jantar	

## MINI-CURSOS

### Mini-curso A

Terça-feira, 17 de outubro, 16h as 18h 30min

Local: XXXX

#### **Web Services para Computação de Alto Desempenho**

**Clarissa Cassales Marquezan**

Bacharel em Ciência da Computação (UFRGS), Mestre em Computação (2006/UFRGS), Doutoranda em Computação (UFRGS). Áreas interesse: Redes de Computadores e Processamento Paralelo e Distribuído.

**Alexandre da Silva Carissimi\***

Doutor em Informática Sistemas e Comunicações (1999/INPG, França). Professor Adjunto no Instituto de Informática da UFRGS. Áreas de interesse: Redes de Computadores e Processamento Paralelo e Distribuído.

**Philippe O. A. Navaux**

Doutor em Informática Sistemas e Comunicações (1979/INPG, França). Professor Titular no Instituto de Informática da UFRGS; participa como conselheiro e consultor de órgãos de fomento de pesquisa. Áreas de interesse são: Arquiteturas de Sistemas de Computação, Processamento Paralelo e Distribuído, Redes Neurais.

*Para solucionar os problemas de heterogeneidade é necessário o emprego de middlewares que abstraíam toda a complexidade dos sistemas. Alternativas, como middlewares baseados em CORBA, RMI, DCOM, entre outros, foram propostas ao longo dos anos. Entretanto essas tecnologias não conseguiram atingir de fato a dissociação da infraestrutura das quais faziam parte. A partir de 2001 a tecnologia de Web Services começou a ganhar espaço tanto no cenário industrial como no acadêmico, sendo capaz de prover efetivamente transparência, interoperabilidade, independência de linguagem e plataforma. Os sistemas de computação de alto desempenho atuais apresentam um alto grau de heterogeneidade, distribuição e uma grande diversidade de ferramentas. Dessa forma, este cenário apresenta-se como um terreno propício para a aplicação de Web Services. Este minicurso tem como objetivo apresentar as características de Web Services e como essa tecnologia é empregada no contexto de alto desempenho, considerando: clusters, múltiplos clusters e grids. Espera-se que através deste minicurso os participantes tenham contato com a tecnologia de Web Services, consigam identificar seus pontos fortes e suas deficiências e acima de tudo que consigam perceber a aplicabilidade de Web Services no cenário de alto desempenho.*

### Mini-curso B

Quarta-feira, 18 de outubro, 12h as 13h e 17h as 18h 30min

Local: XXXX

#### **Uma Introdução ao Desenvolvimento de Aplicações para Grades Computacionais Baseadas no Padrão OGSA**

**Hermes Senger\***

Doutor em Engenharia Elétrica (2002/USP). Professor do Programa de Pós-Graduação em Informática da Universidade Católica de Santos. Áreas de interesse: Processamento de Alto Desempenho, Clusters e Grades Computacionais.

**Rogério A. Rondini**

Mestrando em Informática (Unisantos). Desenvolvedor de software junto ao CPqD. Áreas de interesse: Plataformas para Computação Distribuída, Web Services e Grades Computacionais.

**Sílvio L. Stanzani**

Mestrando em Informática (Unisantos). Áreas de interesse: Grades Computacionais, Web Services, e e-Learning.

*Grades computacionais têm se tornado cada vez mais importantes para a implementação de aplicações que demandam grandes quantidades de recursos computacionais multi-institucionais e geograficamente distribuídos. Este mini-curso irá abordar os principais conceitos, ferramentas e padrões para o desenvolvimento de aplicações para grades computacionais baseadas na arquitetura OGSA. Durante o curso serão apresentados exemplos de desenvolvimento de serviços (grid services) implementados em linguagem Java e baseados na plataforma Globus Toolkit 4.*

### Mini-curso C

Terça-feira, 17 de outubro, 16h as 18h 30min

Local: XXXX

#### **Arquitetura de Processadores com Conjunto de Instrução Reconfigurável**

**Ivan Saraiva Silva\***

Doutor em Informática (1995/Paris VI, França). Professor do Adjunto da Universidade Federal do Rio Grande do Norte. Áreas de interesse: Arquitetura de Sistemas Integrados, Arquiteturas Reconfiguráveis e Projeto Baseado em Plataforma.

*As arquiteturas reconfiguráveis surgiram na metade dos anos 80 e desde então se tornaram uma ferramenta indispensável para o desenvolvimento de sistemas integrados de alto desempenho. Dos dispositivos reconfiguráveis do início da década de 90, as plataformas reconfiguráveis dos dias atuais, muito investimento em desenvolvimento de hardware e software foi feito. No cainho deste desenvolvimento os processadores com conjunto de instruções reconfiguráveis (Reconfigurable instruction Set Processors – RISP) propõem combinar a flexibilidade e simplicidade de programação dos processadores de propósito geral com a flexibilidade e desempenho da configuração física do hardware em tempo de execução. Neste mini-curso os processadores reconfiguráveis serão apresentados, desde os*

*princípios arquiteturais básicos dos dispositivos reconfiguráveis, até os aspectos puramente relacionados ao desenvolvimento de aplicações, passando pelo desenvolvimento dos compiladores e sistemas operacionais.*

\* Ministrante.

21379

**Projeto de um Processador de Rede Intra-Chip para Controle de Comunicação entre Múltiplos Cores**

Henrique C. Freitas (UFGRS), Flávio R. Wagner (UFGRS), Philippe O. A. Navaux (UFGRS), Carlos Augusto P. S. Martins (PUC-MG)

*O projeto de processadores com arquiteturas multicore é a atual alternativa para o aumento de desempenho demandado pelo grande volume de processamento de informação. Estes projetos levam à necessidade da definição de mecanismos eficientes de comunicação entre os núcleos do chip. Neste artigo é apresentado o projeto de um processador de rede intra-chip responsável por gerenciar e controlar a comunicação entre os múltiplos núcleos do chip. Para análise do desempenho do processador de rede foi utilizada a linguagem ArchC, que permitiu a simulação do comportamento da arquitetura com precisão de ciclos. Na conclusão verificou-se, através dos experimentos, que a nova arquitetura apresenta um ganho de desempenho em relação aos processadores R2NP e IXP1200, devido à organização interna e do controle dos periféricos responsáveis por estabelecer a comunicação.*

21193

**PERS - Um Processador Específico para Redes de Sensores com Primitivas de Segurança**

Alexandre Ponce de Oliveira (UNIVEM), Edward David Moreno (UNIVEM), Kalinka R. L. J. Castelo Branco (UNIVEM)

*Este artigo propõe um processador específico para redes de sensores (chamado PERS). A grande limitação computacional de hardware dos sensores é um dos principais desafios encontrados para prover segurança para as redes de sensores. Esta pesquisa mostra um processador específico para redes de sensores utilizando a topologia ponto-a-ponto, sua arquitetura, conjunto específico de instruções (ISA), simulações e resultados de seu desempenho em FPGAs. Mostra também as comparações da versão inicial com essa versão final que inclui primitivas de segurança (criptografia), para que se tenha um bom nível de segurança nas informações trafegadas.*

21175

**Simulação de Sistemas Embarcados Utilizando ArchC**

Andréia Aparecida Barbiero (UFPR), Roberto André Hexsel (UFPR)

*O ritmo do mercado de produção de hardware e software para sistemas embarcados exige que o tempo de projeto seja cada vez mais curto, e isso determina o uso de ferramentas para auxiliar os projetistas na escolha do hardware mais adequado para uma determinada aplicação. Este trabalho descreve um conjunto de simuladores que permite escolher o processador mais adequado ainda na fase inicial de um projeto. Até o momento, foram desenvolvidos simuladores para os processadores Motorola DSP56827, Rabbit R2000 e Atmel Atmega8515 utilizando a Linguagem de Descrição de Arquiteturas ArchC. As ferramentas dos simuladores permitem estimar, através de simulações precisas, métricas de desempenho como tempo de execução e memória utilizada em código, pilha e conjunto de dados*

21557

**Uma Nova Abordagem para Otimizar a Comunicação Entre Detectores de Defeitos**

Rogério Turchetti (UNIFRA), Raul Ceretta Nunes (UFSM)

*Detectores de defeitos (FDs) não confiáveis são utilizados como bloco básico na especificação e implementação de tolerância a falhas em sistemas distribuídos assíncronos. Um exemplo típico de sistemas distribuídos assíncronos e de larga escala é a Internet. Neste contexto, FDs tradicionais apresentam problemas, uma vez que seu projeto destina-se à redes controladas (LAN). Um problema a ser tratado é a explosão de mensagens, pois em sistemas de larga escala, onde o número de processos e os atrasos são imprevisíveis o problema da explosão de mensagens pode comprometer o desempenho do serviço de detecção de defeitos e a escalabilidade da aplicação. Neste sentido, este artigo trata do problema da explosão de mensagens propondo uma abordagem genérica e prática que utiliza o reaproveitamento de mensagens para suprir mensagens de controle nos FDs.*

21166

**Desempenho de Operações de Checkpoint/Restart em Aplicações MPI**

Fabrice Dupros (BRGM), Alexandre da Silva Carissimi (UFRGS), Jean-François Méhaut (IMAG/ENSIMAG)

*É comum em intranets corporativas que as máquinas usadas como ponto de trabalho fiquem ociosas fora do horário de expediente. O projeto RNTL-IGGI tem por objetivo recuperar as máquinas em seus períodos de ociosidade para comporem um cluster virtual e executarem aplicações durante esse período. Entretanto, se a aplicação possuir uma duração de execução superior ao período de ociosidade é necessário salvar o processamento feito até então para retomá-lo no próximo período de ociosidade. Nesse contexto, o uso de mecanismos de checkpoint/restart surge como uma possibilidade para solucionar o problema de descontinuidade do período de processamento. Neste artigo é apresentada a solução proposta no projeto IGGI e discute-se os principais fatores que influenciam o tempo necessário ao checkpointing, em especial, em aplicações paralelas baseadas em MPI.*

21460

**Biblioteca de Comunicação Coletiva para Ambientes Distribuídos Dinâmicos**

Viviane Thomé (UFF), Lúcia Drummond (UFF)

*Usualmente, sistemas distribuídos apresentam características dinâmicas, tais como variações no desempenho, falhas e recuperações dos canais de comunicação. Existem vários trabalhos que propõem a utilização de uma árvore geradora para a realização de operações coletivas em ambientes distribuídos. Na maior parte deles, a criação desta topologia ocorre no início da execução da aplicação e não considera posteriores alterações no ambiente de execução. Este trabalho apresenta uma ferramenta que disponibiliza operações coletivas para o MPI, considerando características dinâmicas do sistema. Para isso, além da construção inicial de uma árvore geradora de custo mínimo para a representação da topologia, a ferramenta também realiza a sua constante adaptação, através de dados coletados pelo NWS – Network Weather Service. Tanto a geração como a adaptação da árvore geradora de custo mínimo é realizada através de algoritmos distribuídos.*

21448

### **Anahy-DVM: um Módulo de Escalonamento Distribuído**

Daniela S. Peranconi (Unisinos), Marcelo A. Cardozo (Unisinos), Otávio C. Cordeiro (Unisinos), Gerson Geraldo H. Cavalheiro (Unisinos)

*O uso de aglomerados de computadores para fins de alto desempenho vem aumentando nos últimos anos. Porém, a programação dessas arquiteturas não é trivial. Além de desenvolver a aplicação, detectar e explicitar a concorrência nela existente, o programador também deve implementar o escalonamento de sua aplicação para explorar, efetivamente, o paralelismo da arquitetura. Algumas ferramentas se propõem a solucionar esses problemas, oferecendo recursos de escalonamento de tarefas; entre elas, Anahy. Este trabalho apresenta a implementação de um módulo para Anahy com fins de dotá-la de suporte à execução em ambientes com memória distribuída. Para tanto, seu núcleo executivo foi estendido para que se possa ter acesso às estruturas de dados imprescindíveis à distribuição da carga computacional. Também foi desenvolvido um mecanismo de comunicação para troca de informações entre os nós do aglomerado. Por fim, o módulo desenvolvido é avaliado através de seu uso em uma aplicação sintética.*

21596

### **Uma Estratégia Eficiente para Balanceamento de Carga em Algoritmos de Mineração de Conjuntos Frequentes**

Fernando Mourão (UFMG), Luciano Lanna (UFMG), Adriano Veloso (UFMG), Wagner Meira Jr. (UFMG), Renato Ferreira (UFMG), Dorgival Guedes (UFMG)

*Mineração de dados compreende um conjunto de técnicas para extração automática de informações a partir de grandes bases de dados, atividade cada vez mais fundamental tendo em vista o acúmulo contínuo e crescente de dados e uma carência crescente de extrair informações úteis a partir desses dados. Uma estratégia comum para atender essa demanda é a paralelização dos algoritmos, os quais, devido a natureza irregular de muitas das técnicas de mineração de dados, tendem a apresentar significativo desbalanceamento de carga. Neste artigo avaliamos algumas estratégias de balanceamento de carga para algoritmos paralelos de mineração de dados e discutimos os compromissos entre balanceamento estático e dinâmico. Também propomos e avaliamos uma nova técnica de balanceamento de carga que leva em consideração as peculiaridades da classe de algoritmos bem como das bases de dados mineradas, mostrando-se mais eficiente que as outras técnicas discutidas.*

21497

### **Escalação Dinâmica de Programas MPI-2 Utilizando Divisão e Conquista**

Guilherme P. Pezzi (UFRGS), Márcia C. Cera (UFRGS), Elton N. Mathias (UFRGS), Nicolas Maillard (UFRGS), Philippe O. A. Navaux (UFRGS)

*MPI é um padrão para programação de aplicações científicas de alto desempenho e é muito utilizado em ambientes com recursos dedicados, como Clusters. A recente implementação da norma MPI-2 oferece mecanismos que permitem utilizar recursos computacionais cuja disponibilidade altera-se dinamicamente. Este trabalho estuda dois desafios que surgem com a utilização de ambientes dinâmicos: como programar as aplicações para se adaptarem aos recursos e como fazer um bom aproveitamento dos recursos disponíveis. O modelo de programação proposto para este trabalho e o D&C, pois é mais abrangente que o modelo Bag of Tasks, classicamente utilizado nesse tipo de ambiente. Para o bom aproveitamento dos recursos, propõe-se usar algoritmos de escalonamento on-line (Round-Robin e Escalonamento com lista). Por fim, para validar a proposta, são apresentadas aplicações desenvolvidas e resultados de execuções com diferentes algoritmos para escolha dos recursos utilizados.*

21336

**Implementações em Grades Computacionais de Algoritmos BSP/CGM para os Problemas da Mochila 0-1 e Mínimo Intervalar**

Edson N. Cáceres (UFMS), Henrique Mongelli (UFMS), Christiane Nishibe (UFMS), Hercules da C. Sandim (UFMS)

*Neste artigo, apresentamos os resultados experimentais das implementações dos algoritmos BSP/CGM para os problemas da mochila 0-1 e do mínimo intervalar, utilizando uma grade computacional. A grade computacional dos testes utiliza o middleware desenvolvido no Projeto Integrate. Estes algoritmos foram implementados usando a biblioteca BSPLib do Integrate. Para analisar o desempenho do middleware, os algoritmos também foram implementados num Beowulf (cluster) usando as bibliotecas BSP-Pub e LAM-MPI. Os resultados obtidos foram bastante promissores na validação do middleware, apresentando bons tempos de processamento.*

21408

**Um Sistema Distribuído para Busca de Caminhos em Grafos Dinâmicos**

Marcelo Vinagreiro (USP), Alfredo Goldman (USP)

*Este trabalho descreve um novo modelo para cálculo concorrente de caminhos em grafos dinâmicos os quais podem estar particionados em um conjunto de servidores interconectados. Aspectos dinâmicos em cálculos de caminhos têm sido bem explorados em trabalhos anteriores, neste trabalho, consideramos também aspectos de distribuição. O arcabouço proposto pode ser usado com algoritmos de cálculo de caminhos dinâmicos ou estáticos. O modelo pode ser usado em sistemas simulando o estado de uma rede ou o monitoramento das condições de trânsito de uma cidade. O artigo também apresenta alguns detalhes de implementação bem como resultados de testes.*

21409

**Paralelização de Métodos Computacionais Aplicados à Análise das Variações do Teor de Umidade de Solos Saturados e Não Saturados**

Edson Luis Padoin (UNIJUÍ), Sergio Luis Dill (UNIJUÍ), Roberto Schaedler Borges (UNIJUÍ), Pedro Augusto Pereira Borges (UNIJUÍ)

*Neste trabalho é apresentado um estudo da paralelização dos métodos computacionais utilizados para análise do teor de umidade em solos. Neste contexto, o objetivo é analisar o comportamento da água na irrigação do solo a partir de uma implementação paralela desenvolvida para um ambiente do tipo aglomerado de computadores. Foi desenvolvida uma versão paralela da implementação numérica construída a partir da simulação física da irrigação. Os resultados preliminares alcançados foram eficientes e apresentaram ganhos devido ao aumento da ordem do sistema e também na precisão dos resultados, o que possibilitará futuramente analisar também o crescimento do sistema radicular das plantas juntamente com o movimento da água no solo.*

## SESSÃO 5

### SISTEMAS DISTRIBUÍDOS

Quinta-feira, 19 de outubro, 14h as 15h 30min

Local: XXXX

21065

#### **Aspectos de Desempenho do SICO – Sistema de Comunicação de Dados com Suporte Dinâmico a Segurança**

Rodolfo B. Chiaramonte (UNIVEM), Edward D. M. Ordonez (UNIVEM), Fábio D. Pereira (UNIVEM), Kalinka R. L. J. Castelo Branco (UNIVEM)

*Atualmente existe uma grande quantidade de algoritmos criptográficos, o que dificulta muito definir qual será o melhor algoritmo a ser utilizado em uma determinada conexão. Com isto, o objetivo do projeto foi a implementação um sistema capaz de definir através de alguns parâmetros coletados do ambiente em que estiver sendo executado qual é o algoritmo ou conjunto de algoritmos mais indicado para uma determinada conexão segura. Inicialmente foram implementados diversos algoritmos de criptografia, e posteriormente, o sistema para o controle da comunicação bem como um protocolo que permita alterar dinamicamente as chaves e os algoritmos. A implementação do sistema, chamado de SICO - Sistema Inteligente de Comunicação - foi desenvolvida utilizando a linguagem Java.*

21438

#### **DASE – Distributed Data Agent Service Environment**

Fábio Silva Carvalho (USP), Fabio Aparecido Gamarra Lubacheski (USP), Hélio Crestana Guardia (UFSCAR), Líria Matsumoto Sato (USP)

*Sistemas multi-agentes devem oferecer recursos suficientes para que seus agentes possam interagir de maneira satisfatória e atingir seus objetivos. Um exemplo de recurso é um conjunto de dados armazenados em algum tipo de mecanismo de persistência, como um sistema gerenciador de banco de dados. O acesso a dados deve ser possível mesmo que eles estejam distribuídos, fato inclusive que também caracteriza os sistemas multi-agentes. Assim, este trabalho apresenta um sistema cujo objetivo é prover a agentes o acesso a dados distribuídos de forma simples e transparente, ou seja, independentemente da complexidade que o ambiente dos agentes possui e das peculiaridades do Sistema de Banco de Dados Distribuído.*

21494

#### **Utilização de Recursos Alocados pelo Usuário para Armazenamento de Dados no Sistema de Arquivos dNFSp**

Everton Hermann (UFRGS), Danilo Fukuda Conrad (UFRGS), Francieli Zanon Boito (UFRGS), Rodrigo V. Kassick (UFRGS), Rafael B. Avila (UFRGS), Philippe O. A. Navaux (UFRGS)

*Este artigo apresenta um modelo de alocação de servidores temporários para o armazenamento de dados no sistema de arquivos dNFSp. Esta funcionalidade permite a adaptação do sistema distribuído às necessidades de desempenho e armazenamento de diferentes aplicações. Será apresentado um modelo de tratamento do dinamismo de servidores de dados, assim como a implementação deste modelo seguida de uma avaliação de desempenho.*

21515

**Portal ICE - Uso de Web Services para Atingir Extensibilidade no Gerenciamento de Múltiplos Agregados**

Rodrigo Righi (UFRGS), Lucas Senhorr (UFRGS), Clarissa Marquezan (UFRGS), Nicolas Maillard (UFRGS), Alexandre da Silva Carissimi (UFRGS), Philippe O. A. Navaux (UFRGS)

*Arquiteturas para alto desempenho são principalmente representadas por agregados (clusters) e grades. Agregados representam um ambiente controlado e empregam ferramentas específicas para viabilizar as suas funcionalidades. Sistemas para grades apresentam máquinas paralelas como uma única imagem e tratam parâmetros que comumente não são necessários em agregados. Analisando esse contexto, pode-se apontar uma situação entre grades e agregados que é caracterizada pelo acesso isolado de usuários a vários agregados. Ela é marcada pela necessidade desses usuários de aprender detalhes de cada ferramenta dos agregados que tem acesso para poderem utilizá-los. O gerenciamento desse cenário é o alvo do Portal Web ICE - Integrated Cluster Environment. Ele é baseado numa arquitetura orientada a serviço, construída com Web Services, que esconde a complexidade de lidar com diversos agregados. O arcabouço do ICE oferece transparência de acesso e extensibilidade para fácil tratamento de funcionalidades e ferramentas de agregados. Esse artigo descreve o ICE, seu ambiente de testes e trabalhos relacionados.*

21525

**Avaliação do Uso de Xen em Ambientes de Computação de Alto Desempenho**

Márcio Parise Boufleur (UFSM), Guilherme Piegas Koslovski (UFSM), Andrea Schwertner Charão (UFSM)

*A virtualização de recursos computacionais tem sido alvo de pesquisas e desenvolvimentos recentes. Máquinas virtuais provêm uma abstração do hardware e arquitetura subjacentes, permitindo que múltiplos sistemas e aplicações executem concorrentemente sobre os recursos virtualizados. Em ambientes de computação de alto desempenho, a virtualização pode auxiliar no gerenciamento de recursos em clusters e grades computacionais, mas pode comprometer o desempenho das aplicações que executam nestes ambientes. Neste artigo, apresenta-se uma avaliação experimental do impacto da utilização do monitor de máquinas virtuais Xen em um ambiente de execução de aplicações paralelas e distribuídas. Em particular, analisa-se a sobrecarga imposta pela virtualização e pelo mecanismo de migração de máquinas virtuais oferecido por Xen.*

21463

**Arquitetura de Memória Cache Reconfigurável**

Milene B. Carvalho (PUC-MG), Carlos Augusto P. S. Martins (PUC-MG)

*Neste artigo apresentamos uma arquitetura de memória cache reconfigurável. Além disso, apresentamos a taxa de acerto de algumas cargas de trabalho reais do SPEC 2000 CPF representadas por traces obtidos do BYU Trace Distribution Center executadas em nossa arquitetura e nas organizações tradicionais de cache. Com a análise dos resultados destes experimentos, foi possível concluir que com o mesmo número de comparadores, a cache reconfigurável possui uma taxa de acerto superior a uma cache fixa, na maioria dos casos. Nossa principal contribuição é a proposta de uma arquitetura de memória cache reconfigurável capaz de se adaptar às diferentes cargas de trabalho e a análise de seu comportamento.*

21441

### **Paralelização do Módulo de Ray-tracing na Ferramenta POV-Ray**

Bruno Gonçalves de Jesus (Mackenzie), Douglas D. Fernandez das Neves (Mackenzie), Denise Stringhini (Mackenzie)

*O principal objetivo dessa pesquisa foi a análise de estratégias de paralelização para o módulo que implementa o ray-tracing na ferramenta POV-Ray, que possui código aberto. Com isso, pretendeu-se a elaboração de novos algoritmos que unam o poder da computação paralela de um cluster à alta necessidade de processamento gerada pela renderização de imagens na computação gráfica, diminuindo o tempo final do processo. Este artigo apresenta as limitações impostas pela ferramenta POV-Ray ao paralelismo, o método de paralelização empregado e os testes preliminares de desempenho num cluster de PCs com sistema operacional Linux.*

21461

### **Estudo Preliminar do Desempenho de Caches Multi-banking Inclusivos e Não-inclusivos em CMPs.**

Filipe Montefusco Scoton (USP), Mario Donato Marino (USP)

*Atualmente a tendência do mercado tem sido a de se ter múltiplas cores no mesmo chip (Chip Multiprocessors – CMP). Cada core tem seu próprio processador, seu próprio cache L1 e pode ter seu próprio L2 ou mesmo compartilhar este com outros cores. Uma idéia é a de se ter o L2 dividido em bancos e estes bancos serem conectados através de uma rede intra-chip. Uma vez feita essa divisão em bancos, pode-se utilizar um modelo de cache inclusivo ou não-inclusivo. Baseado nessas idéias, um estudo de comparação de performance entre os modelos inclusivo e não-inclusivo foi realizado. Para isso foram modelados dois sistemas, cada um composto por um chip de 32 cores, executando alguns dos benchmarks do pacote SPLASH-2. Os resultados preliminares mostram a melhor performance do modelo não-inclusivo.*

21473

### **JProber: Ferramenta para Análise de Desempenho de Aplicações Paralelas**

Lucas G. Silva (PUC-MG), Arthur P. Souza (COTEMIG), Carlos Augusto P. S. Martins (PUC-MG), Luís Fabrício W. Góes (PUC-MG)

*Este trabalho tem o objetivo de propor e apresentar uma ferramenta desenvolvida em Java, para auxiliar a análise de desempenho de aplicações seqüenciais ou paralelas. A ferramenta, que recebe o nome de JProber, inicia a execução dos programas e executa a contagem de métricas para realização da análise. Os resultados capturados são armazenados em arquivos XML para posterior avaliação. A ferramenta realiza ainda cálculos estatísticos de desempenho e plotagem de gráficos.*

21475

### **Uma Arquitetura de Multiprocessadores em Chip Reconfiguráveis, RCMP**

Raphael Fonte Boa Trindade (PUC-MG), Carlos Augusto P. S. Martins (PUC-MG)

*Como os processos de fabricação de circuitos integrados produzem CIs cada vez mais densos, melhores formas de aproveitar estes recursos devem ser desenvolvidas. Os CMPs se apresentam como uma solução para melhorar a utilização destes recursos. Mas além de boa utilização é preciso prover flexibilidade e escalabilidade e ainda fornecer bom desempenho. Para atender a estes requisitos, este trabalho apresenta uma arquitetura CMP reconfigurável, para atender a diversas cargas de trabalho e fornecer alto desempenho.*

21475

### **SkepsisMem: Um Simulador Didático e Interativo de Hierarquia de Memória**

Eros M. de Carvalho (PUC-MG), Sérgio M. Dias (PUC-MG), Jefferson W. da Cunha (PUC-MG), Frederico A. F. S. Araújo (PUC-MG) Carlos Augusto P. S. Martins (PUC-MG)

*É fato que o processo de aprendizagem de hierarquia de memória tende a ser um tanto quanto árduo em função do alto grau de abstração exigido por parte daqueles que iniciam o estudo nesta área. Buscou-se, neste trabalho, propor e desenvolver um simulador didático e interativo de hierarquia de memória, denominado SkepsisMem, a fim de tornar o processo de aprendizagem mais fácil e interessante. Como resultado, alcançou-se uma ferramenta capaz de simular um conjunto de acessos interativamente nos três níveis tradicionais da hierarquia de memória e exibir de forma gráfica as taxas de acerto e erro nos níveis simulados. Com o objetivo de propor um ambiente didático e interativo de hierarquia*

*de memória, buscou-se reunir as principais características encontradas nos simuladores de hierarquia de memória de natureza didática ou comercial, além de considerar alguns aspectos relevantes com relação ao processo de aprendizagem como um todo.*

21492

### **Sincronização em uma Aplicação Distribuída para a Educação à Distância Utilizando Recursos do Middleware ProActive**

Berto de Tácio P. Gomes (CEFET/MA), Omar A. Carmona Cortes (CEFET/MA)

*O objetivo deste trabalho é mostrar recursos de um middleware open source, que foram utilizados no desenvolvimento de um Chat que possui mecanismos de sincronização análogos aos algoritmos de exclusão mútua em sistemas distribuídos. Foram utilizados em especial os algoritmos centralizado, distribuído e token-ring. A aplicação, batizada com o nome de SynchroTalk, foi desenvolvida em linguagem Java e o middleware é denominado ProActive.*

21502

### **Integração do Cluster Enterprise ao Grid Sinergia**

Renato Luiz de Freitas Cunha (UFES), Alberto Ferreira de Souza (UFES)

*Neste trabalho apresentaremos a experiência e os métodos utilizados para a integração do cluster de 64 processadores do Departamento de Informática da UFES ao grid Sinergia, que hoje disponibiliza os recursos computacionais do cluster Enterprise e agrega os recursos disponíveis nas instituições que o compõem.*

21510

### **Web-MHSim: Simulador Didático de Hierarquia de Memória com Carregamento Dinâmico de Módulos**

Luiza Maria Novais Coutinho (PUC-MG), José Leandro Dias Mendes (PUC-MG), Carlos Augusto P. S. Martins (PUC-MG)

*O aprendizado de hierarquia de memória utilizando os métodos convencionais de ensino (slides, livros e outros), apresenta algumas dificuldades na visualização e compreensão do que acontece durante os acessos às posições de memória nos diversos níveis hierárquicos. Com o propósito de reduzir essa dificuldade foi proposto e desenvolvido o Web-MHSim, simulador didático de hierarquia de memória. Com o objetivo de adaptar-se à necessidade do usuário foi adicionado o recurso de carregamento dinâmico de módulos.*

21551

### **Escalonamento de Processos Sequenciais e Paralelos em um Cluster Dedicado a Simulações Biológicas**

Vinícius da Fonseca Vieira (UFJF), Rodrigo Weber dos Santos (UFJF)

*Neste trabalho foram estudadas diferentes políticas de escalonamento de processos em um pequeno cluster de computadores dedicado a simulações de modelos biológicos. Para isto o perfil típico de carga de trabalho neste cluster dedicado foi reproduzido artificialmente, o qual leva em conta três diferentes tipos de processos: sequenciais leves, sequenciais pesados e processos paralelos pesados baseados na biblioteca MPI. O cluster de computadores utilizado é baseado em Linux e foi montado com o pacote NPACI Rocks. Para o escalonamento de processos foi utilizado o Sun Grid Engine (SGE), que acompanha o NPACI Rocks. O SGE oferece integração com o MPI e permite a criação de filas de processos com características distintas. Foi realizado um estudo comparativo entre o comportamento de diferentes políticas de escalonamento submetidas à carga de trabalho em questão. As métricas adotadas e os objetivos desejados foram os de redução do tempo médio de execução dos processos, aumento da taxa média de processos executados e redução do tempo ocioso dos processadores do cluster. Esta avaliação nos permitiu estabelecer uma forma eficiente para gerenciar os recursos computacionais deste cluster de computadores dedicado.*

21555

### **Arquitetura Paralela e Parametrizada para Convolução de Imagens**

Alexandre Marques Amaral (PUC-MG), Milene Barbosa Carvalho (PUC-MG), Carlos Augusto P. S. Martins (PUC-MG)

*O baixo desempenho e baixa flexibilidade de soluções de convolução de imagens são problemas comuns. Para solucionar estes problemas, neste artigo, apresentamos uma arquitetura parametrizada e paralela para convolução de imagens. Para verificação, codificamos em VHDL diferentes variações da arquitetura para implementação em FPGA. Resultados de ganho de desempenho e de flexibilidade são comparados com arquiteturas acadêmicas e comerciais.*